

US
8-2-02

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le **30 JUIL. 2001**

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS cedex 08
Téléphone : 33 (1) 53 04 53 04
Télécopie : 33 (1) 42 93 59 30
www.inpi.fr

THIS PAGE BLANK (USPTO)



26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



REQUÊTE EN DÉLIVRANCE 1/2


Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 260599

RÉMISE DES DÉPOS DATE 28 DEC 2000 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0017210 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 28 DEC. 2000		Réserve à l'INPI	
Vos références pour ce dossier (facultatif) PHFR000157		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE Monsieur Christophe SAINT-MARC Société Civile S.P.I.D. 156 Bd Haussmann 75008 PARIS	
Confirmation d'un dépôt par télécopie <input type="checkbox"/> N° attribué par l'INPI à la télécopie			
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale		N°	Date
ou demande de certificat d'utilité initiale		N°	Date
Transformation d'une demande de brevet européen		<input type="checkbox"/>	Date
Demande de brevet initiale		N°	Date
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) PROCEDE D'OPTIMISATION DE PERFORMANCES TEMPORELLES A CONVERGENCE RAPIDE.			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation Date / / N° Pays ou organisation Date / / N° Pays ou organisation Date / / N° <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»	
Nom ou dénomination sociale		KONINKLIJKE PHILIPS ELECTRONICS N.V.	
Prénoms			
Forme juridique		Société de droit Neerlandais	
N° SIREN			
Code APE-NAF			
Adresse	Rue	Groenenwoudseweg 1	
	Code postal et ville	5621	BA EINDHOVEN
Pays		PAYS-BAS	
Nationalité		Néerlandaise	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

**BREVET D'INVENTION
CERTIFICAT D'UTILITÉ**

REQUÊTE EN DÉLIVRANCE 2/2

REMISE DES PIÈCES DATE 28 DEC 2000 LIEU 75 INPI PARIS N° D'ENREGISTREMENT 0017210 NATIONAL ATTRIBUÉ PAR L'INPI		Réservé à l'INPI	
Vos références pour ce dossier : <i>(facultatif)</i>		PHFR000157	
6 MANDATAIRE			
Nom		SAINT-MARC	
Prénom		Christophe	
Cabinet ou Société		S.P.I.D.	
N° de pouvoir permanent et/ou de lien contractuel		07036 - Délégation de pouvoir 9198	
Adresse	Rue	156 Bd Haussmann	
	Code postal et ville	75008	PARIS
N° de téléphone <i>(facultatif)</i>		01 40 76 80 30	
N° de télécopie <i>(facultatif)</i>			
Adresse électronique <i>(facultatif)</i>			
7 INVENTEUR (S)			
Les inventeurs sont les demandeurs		<input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée	
8 RAPPORT DE RECHERCHE		Uniquement pour une demande de brevet (y compris division et transformation)	
Établissement immédiat ou établissement différé		<input checked="" type="checkbox"/> <input type="checkbox"/>	
Paiement échelonné de la redevance		Paiement en trois versements, uniquement pour les personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non	
9 RÉDUCTION DU TAUX DES REDEVANCES		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention <i>(joindre un avis de non-imposition)</i> <input type="checkbox"/> Requête antérieurement à ce dépôt <i>(joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence):</i>	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire) C. SAINT-MARC Mandataire SPID 422-5/S008 Paris le 28.12.2000		VISA DE LA PRÉFECTURE OU DE L'INPI  C. TRAN	

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° 1/2
(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DS 113 W / 260899

V s références pour ce dossier (facultatif)		PHFR000157	
N° D'ENREGISTREMENT NATIONAL		0017210	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) PROCEDE D'OPTIMISATION DE PERFORMANCES TEMPORELLES A CONVERGENCE RAPIDE.			
LE(S) DEMANDEUR(S) : KONINKLIJKE PHILIPS ELECTRONICS N.V.			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		FAUCON	
Prénoms		Christelle	
Adresse	Rue	156, Bd Haussmann	
	Code postal et ville	75008	PARIS
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
Nom			
Prénoms			
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire) C. SAINT-MARC Mandataire SPID 422-5/S008 Paris le 28.12.2000		C. SAINT-MARC	

DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° 2. / 2

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W / 260899

Vos références pour ce dossier (facultatif)		PHFR000157	
N° D'ENREGISTREMENT NATIONAL		0017216	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) PROCÉDE D'OPTIMISATION DE PERFORMANCES TEMPORELLES A CONVERGENCE RAPIDE.			
LE(S) DEMANDEUR(S) : KONINKLIJKE PHILIPS ELECTRONICS N.V.			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		GIAUME	
Prénoms		Olivier	
Adresse	Rue	156, Bd Haussmann	
	Code postal et ville	75008	PARIS
Société d'appartenance (facultatif)			
Nom		BROCHIER	
Prénoms		Béatrice	
Adresse	Rue	156 Bd Haussmann	
	Code postal et ville	75008	PARIS
Société d'appartenance (facultatif)			
Nom		ALVES	
Prénoms		Philippe	
Adresse	Rue	156 Bd Haussmann	
	Code postal et ville	75008	PARIS
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire) C. SAINT-MARC Mandataire SPID 422-5/S008 Paris le 28.12.2000		C. SAINT-MARC	

La présente invention concerne un procédé d'optimisation de performances temporelles d'un réseau de cellules électroniques, comprenant une pluralité de cellules prélevées au sein d'une bibliothèque comportant plusieurs catégories de cellules, les cellules d'une même catégorie ayant toutes une même fonctionnalité et étant ordonnées par ordre de puissance croissante.

De tels procédés sont couramment utilisés dans l'industrie microélectronique pour la mise au point de circuits intégrés. Afin de rendre un circuit intégré capable de traiter rapidement d'importants volumes de données, il est en effet nécessaire de minimiser autant que possible les temps de propagation de signaux parcourant ledit circuit.

La plupart des procédés d'optimisation connus requièrent une identification d'au moins un chemin critique, qui est usuellement constitué par le plus long trajet existant entre deux cellules mémoire. Le temps nécessaire à un signal pour parcourir ce trajet détermine une fréquence maximale pour des signaux d'horloge destinés à cadencer les cellules mémoire délimitant le chemin critique, et définit ainsi la fréquence de fonctionnement du circuit intégré, et par conséquent un débit de données que ledit circuit est capable de traiter. Une réduction du temps de trajet correspondant au chemin critique permet donc une augmentation de la valeur maximale de ce débit. Un tel procédé d'optimisation opérant l'identification de chemins critiques est notamment décrit dans le brevet US No. 5,872,717. La mise en œuvre d'un tel procédé d'optimisation présente un certain nombre d'inconvénients.

Tout d'abord, l'identification d'un chemin critique ne peut être effectuée qu'au prix d'une analyse temporelle de l'ensemble des interconnexions entre les cellules composant le réseau, ce qui nécessite un temps de calcul considérable, du fait du volume des informations à prendre en compte. De plus, pour un nombre constant de cellules incluses dans le réseau, la valeur de ce temps de calcul sera d'autant plus importante que la complexité des interconnexions sera grande. Il est donc difficile de prédire la durée nécessaire à l'identification des chemins critiques requise par les procédés d'optimisation connus.

Le procédé connu prévoit en outre de redimensionner certaines cellules intervenant le long du chemin critique identifié, de manière à réduire le temps de trajet correspondant. Cependant, lesdites cellules peuvent intervenir dans d'autres chemins de données qui n'auront pas été pris en considération, et le fait de modifier ces cellules peut augmenter la durée de ces autres trajets et donner naissance à de nouveaux chemins critiques. Il est donc nécessaire de procéder, après chaque redimensionnement, à une nouvelle identification de chemins critiques du réseau de cellules modifié, et de remplacer si besoin est d'autres cellules intervenant dans les nouveaux chemins critiques ainsi identifiés.

On comprend qu'un grand nombre d'itérations peut être nécessaire avant de converger vers un réseau qui ne contiendra que des chemins critiques présentant des temps de trajet acceptables au vu d'un cahier des charges régissant les performances temporelles du circuit intégré. Il est par ailleurs possible qu'une telle convergence ne puisse jamais être atteinte.

Il ressort clairement de ce qui précède que les procédés d'optimisation connus, basés sur une identification de chemins critiques, présentent un coût de mise en œuvre important et non-prédictible, et peuvent se révéler inefficaces.

L'invention a pour but de remédier à ces inconvénients en proposant un procédé d'optimisation de performances temporelles qui ne nécessite pas d'identification ou de modification spécifiques de chemins critiques du réseau de cellules.

En effet, selon l'invention, un procédé d'optimisation conforme au paragraphe introductif inclut les étapes suivantes :

- . estimation de temps de propagation de signaux transitant au travers de chaque cellule du réseau, et
- . remplacement d'une cellule de rang i par une cellule de même catégorie ayant un rang supérieur k si la valeur du temps de propagation estimé pour ladite cellule de rang i est supérieure à une valeur de référence prédéterminée.

Le procédé selon l'invention analyse en une seule fois le comportement de chaque cellule incluse dans le réseau, indépendamment de ses connexions avec les autres cellules du réseau. La durée de cette analyse est donc indépendante de la complexité des interconnexions entre les cellules du réseau, et ne dépend que du nombre total de cellules.

Par ailleurs, toutes les cellules du réseau qui présentent un temps de propagation trop important peuvent être simultanément remplacées par des cellules plus puissantes, et donc plus rapides. Ceci fait disparaître les risques liés à des modifications locales tendant à perturber d'autres portions du réseau, et limite considérablement le nombre d'itérations nécessaires à l'obtention de chemins critiques de durée acceptable. En pratique, si la valeur de référence est bien choisie, une seule itération sera nécessaire et une convergence immédiate pourra alors être obtenue.

Selon un mode de mise en œuvre de l'invention, une valeur de seuil prédéterminée val_j est attribuée à chaque cellule de rang j d'une même catégorie, et, lorsqu'une cellule de rang i doit être remplacée par une cellule de rang supérieur k , la valeur de k est au moins égale à $i+j$ si la valeur du temps de propagation estimé pour ladite cellule de rang i est supérieure à la valeur de seuil prédéterminée val_j de la cellule de rang j .

Ce mode de mise en œuvre de l'invention permet d'assurer qu'une cellule de remplacement destinée à être substituée à une cellule identifiée comme trop peu puissante, puisque la valeur de son temps de propagation estimé est supérieure à la valeur de référence, aura une puissance suffisante pour que le temps de propagation de ladite cellule de remplacement soit inférieur à la valeur de référence, ce qui contribue à augmenter la rapidité de la convergence évoquée plus haut.

Selon un mode de mise en œuvre particulier de l'invention, lorsqu'une cellule de rang i doit être remplacée par une cellule de rang supérieur k , la valeur de k est égale à $i+j$ si la

valeur du temps de propagation estimé pour ladite cellule de rang i est comprise entre les valeurs de seuil prédéterminées val_j et val_{j+1} des cellules de rangs consécutifs j et $j+1$.

Ce mode de mise en œuvre permet d'assurer que la puissance de la cellule de remplacement est juste suffisante pour que son temps de propagation estimé soit inférieur à la

5 valeur de référence.

Un remplacement d'une cellule trop lente par une cellule plus rapide se traduit en pratique le plus souvent par une augmentation de la taille de ladite cellule, ce qui est en soi une conséquence néfaste, puisqu'elle provoque un accroissement de l'encombrement du réseau de cellules et donc de son coût de fabrication. Le mode de mise en œuvre particulier de l'invention

10 décrit ci-dessus permet de réduire l'ampleur des effets néfastes découlant de l'opération de remplacement, en limitant l'augmentation de la taille de la cellule à ce qui est strictement nécessaire pour qu'elle présente un temps de propagation acceptable.

Selon une variante de l'invention, l'exécution de l'étape de remplacement est assujettie à une validation de la part d'un utilisateur du procédé d'optimisation.

15 Cette variante permet à l'utilisateur de sélectionner celles des cellules qu'il souhaite remplacer, et donc de maîtriser l'accroissement de l'encombrement du réseau résultant de la mise en œuvre du procédé d'optimisation.

L'invention concerne également, dans son application la plus immédiate, un circuit intégré incluant un réseau de cellules dont les performances temporelles ont été optimisées au

20 moyen d'un procédé tel que décrit plus haut.

Enfin, dans une de ses applications, l'invention concerne en outre un appareil récepteur de signaux radioélectriques incluant un tel circuit intégré.

L'invention sera mieux comprise à l'aide de la description suivante, faite à titre

- d'exemple non-limitatif et en regard des dessins annexés, dans lesquels :
- 25 - la figure 1 est un organigramme décrivant un procédé d'optimisation conforme à un mode de mise en œuvre l'invention,
 - la figure 2 est un schéma permettant de visualiser les effets d'un tel procédé sur la structure d'un réseau de cellules, et
 - la figure 3 est un schéma illustrant une application possible d'un circuit intégré

30 incluant un tel réseau de cellules.

La figure 1 représente schématiquement une chaîne méthodologique permettant de générer des masques représentatifs de la topographie d'un circuit intégré, chaîne dans laquelle un procédé conforme à l'invention est mise en œuvre.

Au cours d'une première étape, un utilisateur de la chaîne, qui sera le plus souvent un

35 concepteur de circuits intégrés, élabore une liste d'interconnexions NETLIST, qui inclut des définitions de chacune des cellules composant le réseau, ainsi qu'une description des connexions d'entrées et de sorties propres à chaque cellule. Dans la plupart des applications, les cellules seront des portes logiques dont des modèles sont répertoriés dans une librairie de

cellules LIB. Cette librairie contient plusieurs catégories de cellules, les cellules d'une même catégorie ayant toutes une même fonctionnalité et étant ordonnées par ordre de puissance croissante.

5 Au cours d'une étape de synthèse SYNTH, l'utilisateur exécute un programme de synthèse qui, sur la base de la liste d'interconnexions, génère un dessin Layout de la topographie du réseau de cellules.

Au cours d'une étape d'analyse temporelle TAS, un programme d'estimation évalue des temps de propagation dt de signaux transitant au travers de chaque cellule du réseau.

10 De tels programmes de synthèse et d'estimation sont des outils logiciels courants, disponibles sur le marché des logiciels d'aide à la conception de circuits intégrés.

Au cours d'une étape de détection DET, chaque valeur de temps de propagation estimé dt est comparée à une valeur de référence Ref prédéterminée par l'utilisateur. Si aucune valeur de temps de propagation estimé dt n'est supérieure à la valeur de référence Ref, cela signifie que les performances temporelles du réseau de cellules défini par la liste d'interconnexions NETLIST
15 sont acceptables pour l'utilisateur au vu d'un cahier des charges que le circuit intégré qu'il conçoit doit respecter. La liste d'interconnexions NETLIST est alors validée sans qu'il soit nécessaire de la modifier. Si, au contraire, certaines valeurs de temps de propagation estimé dt sont supérieures à la valeur de référence Ref, cela signifie que les cellules correspondantes
20 doivent en principe être remplacées par des cellules de même fonctionnalité plus puissantes, présentant des temps de propagation plus courts.

Ces cellules sont identifiées au cours d'une étape d'identification ID, et, dans le mode de mise en œuvre particulier de l'invention décrit ici, une étape d'affichage STAT/DISP informe l'utilisateur de l'existence de telles cellules candidates au remplacement. En pratique, l'affichage lui-même pourra prendre des formes diverses, comme par exemple une liste des cellules
25 candidates, leur localisation physique dans la topographie Layout, et/ou des données statistiques comme le rapport entre le nombre de cellules candidates au remplacement et le nombre total de cellules incluses dans le réseau, ou encore un rapport entre les surfaces correspondantes.

Dans ce mode de mise en œuvre de l'invention, une étape de validation EN assujettit
30 l'exécution des remplacements à une validation de la part de l'utilisateur, qui, au moyen d'un message RepY/N, détermine si une cellule candidate doit ou non être remplacée. Cette validation pourra être faite au cas par cas, mais on pourra également prévoir de laisser à l'utilisateur la possibilité de déterminer simplement un pourcentage du nombre de cellules candidates à remplacer effectivement, le choix des cellules à remplacer pouvant alors être fait
35 de manière aléatoire par le procédé d'optimisation.

Dans l'exemple décrit ici, le remplacement effectif de chaque cellule candidate, dont l'identité Ci a été mémorisée au cours de l'étape d'identification ID, nécessite une validation de la part de l'utilisateur. Si ce dernier choisit de ne modifier aucune cellule, ou de ne pas modifier la

dernière cellule candidate, notée LC_i , la liste d'interconnexions NETLIST est validée dans son dernier état. Le remplacement d'une cellule candidate C_i est effectué comme suit :

Au cours d'une étape de comparaison CMP, le temps de propagation estimé dt_i de la cellule candidate C_i est comparé à des valeurs de seuil prédéterminées val_j attribuées à diverses cellules C_j , appartenant à la même catégorie que la cellule candidate C_i , présentes dans la librairie LIB.

Ces valeurs val_j sont des grandeurs temporelles et sont croissantes en fonction du rang des cellules C_j . Elles sont émises par la librairie LIB sous forme d'un mot $Val(1:P)$ dans cet exemple, ce qui signifie que chaque catégorie comporte P cellules de même fonctionnalité ordonnées par ordre de puissance croissante de 1 jusqu'à P .

A l'issue de l'étape de comparaison CMP, le rang k d'une cellule C_k destinée à remplacer la cellule candidate C_i de rang i est identifié et défini comme égal à $i+j$ si la valeur du temps de propagation estimé dt_i pour la cellule candidate C_i est comprise entre les valeurs de seuil prédéterminées val_j et val_{j+1} des cellules de rangs consécutifs j et $j+1$, ce qui peut s'écrire sous la forme $k=i+j$ si $val_j < dt_i < val_{j+1}$.

Au cours d'une étape de remplacement REP, les paramètres définissant le modèle de la cellule de remplacement C_k sont extraits de la librairie LIB et substitués à ceux de la cellule candidate C_i au sein de la liste d'interconnexions NETLIST.

S'il s'agissait là de la dernière cellule candidate LC_i , la liste d'interconnexions NETLIST est validée dans cet état. Dans le cas contraire, le remplacement d'une nouvelle cellule candidate C_i , identifiée au cours de l'étape d'identification ID, est soumis pour validation à l'utilisateur au cours d'une nouvelle étape de validation EN.

Lorsque la liste d'interconnexions NETLIST aura été validée, il suffira d'exécuter l'étape de synthèse SYNTH pour obtenir un dessin Layout de la topographie du réseau de cellules optimisé dans son état définitif.

On observe que le procédé d'optimisation conforme à l'invention est simple à mettre en œuvre et aisément maîtrisable par l'utilisateur.

A l'issue d'une unique étape d'analyse temporelle TAS, toutes les cellules présentant un temps de propagation trop élevé peuvent être remplacées, ce qui favorise la convergence vers un réseau pourvu de performances temporelles acceptables par l'utilisateur.

La figure 2 permet de visualiser les conséquences physiques de la mise en œuvre du procédé d'optimisation selon l'invention. Cette figure représente schématiquement le dessin Layout de la topographie du réseau de cellules obtenue à l'issue de l'étape de synthèse. Ce réseau contient des cellules candidates au remplacement, au nombre de trois et représentées en traits gras dans cet exemple, identifiées comme telles à l'issue des étapes d'analyse temporelle, de détection et d'identification. Ces cellules seront respectivement remplacées, sous réserve de validation par l'utilisateur, par des cellules $C1k$, $C2k$ et $C3k$ de mêmes catégories mais de puissances supérieures, dont le dessin des masques sera prélevé au sein de la librairie

LIB.

Bien que, pour faciliter l'identification de chaque cellule candidate au remplacement et de sa remplaçante Clk (pour $l=1$ à 3), lesdites cellules présentent sur la figure des dimensions identiques, il est bien entendu qu'en pratique, la surface de la cellule de remplacement Clk sera plus importante que celle de la cellule candidate au remplacement.

La figure 3 illustre une des nombreuses applications possibles de l'invention. Cette figure représente très schématiquement un appareil récepteur de signaux radioélectriques, ici un radiotéléphone TEL, qui inclut un circuit intégré IC, lequel comprend un réseau de cellules dont la topographie Layout a été optimisée au moyen d'un procédé d'optimisation conforme à l'invention.

REVENDEICATIONS

1. Procédé d'optimisation de performances temporelles d'un réseau de cellules électroniques, comprenant une pluralité de cellules prélevées au sein d'une librairie comportant plusieurs catégories de cellules, les cellules d'une même catégorie ayant toutes une même
 5 fonctionnalité et étant ordonnées par ordre de puissance croissante, procédé incluant les étapes suivantes :
 . estimation de temps de propagation de signaux transitant au travers de chaque cellule du réseau, et
 . remplacement d'une cellule de rang i par une cellule de même catégorie ayant un rang
 10 supérieur k si la valeur du temps de propagation estimé pour ladite cellule de rang i est supérieure à une valeur de référence prédéterminée.

2. Procédé d'optimisation conforme à la revendication 1, selon lequel à chaque cellule de rang j d'une même catégorie est attribuée une valeur de seuil prédéterminée val_j , et selon lequel, lorsqu'une cellule de rang i doit être remplacée par une cellule de rang supérieur k , la
 15 valeur de k est au moins égale à $i+j$ si la valeur du temps de propagation estimé pour ladite cellule de rang i est supérieure à la valeur de seuil prédéterminée val_j de la cellule de rang j .

3. Procédé d'optimisation conforme à la revendication 2, selon lequel, lorsqu'une cellule de rang i doit être remplacée par une cellule de rang supérieur k , la valeur de k est égale
 à $i+j$ si la valeur du temps de propagation estimé pour ladite cellule de rang i est comprise
 20 entre les valeurs de seuil prédéterminées val_j et val_{j+1} des cellules de rangs consécutifs j et $j+1$.

4. Procédé d'optimisation conforme à la revendication 1, selon lequel l'exécution de l'étape de remplacement est assujettie à une validation de la part d'un utilisateur dudit procédé.

5. Circuit intégré incluant un réseau de cellules dont les performances temporelles ont été optimisées au moyen d'un procédé conforme à la revendication 1.

- 25 6. Appareil récepteur de signaux radioélectriques incluant un circuit intégré conforme à la revendication 5.

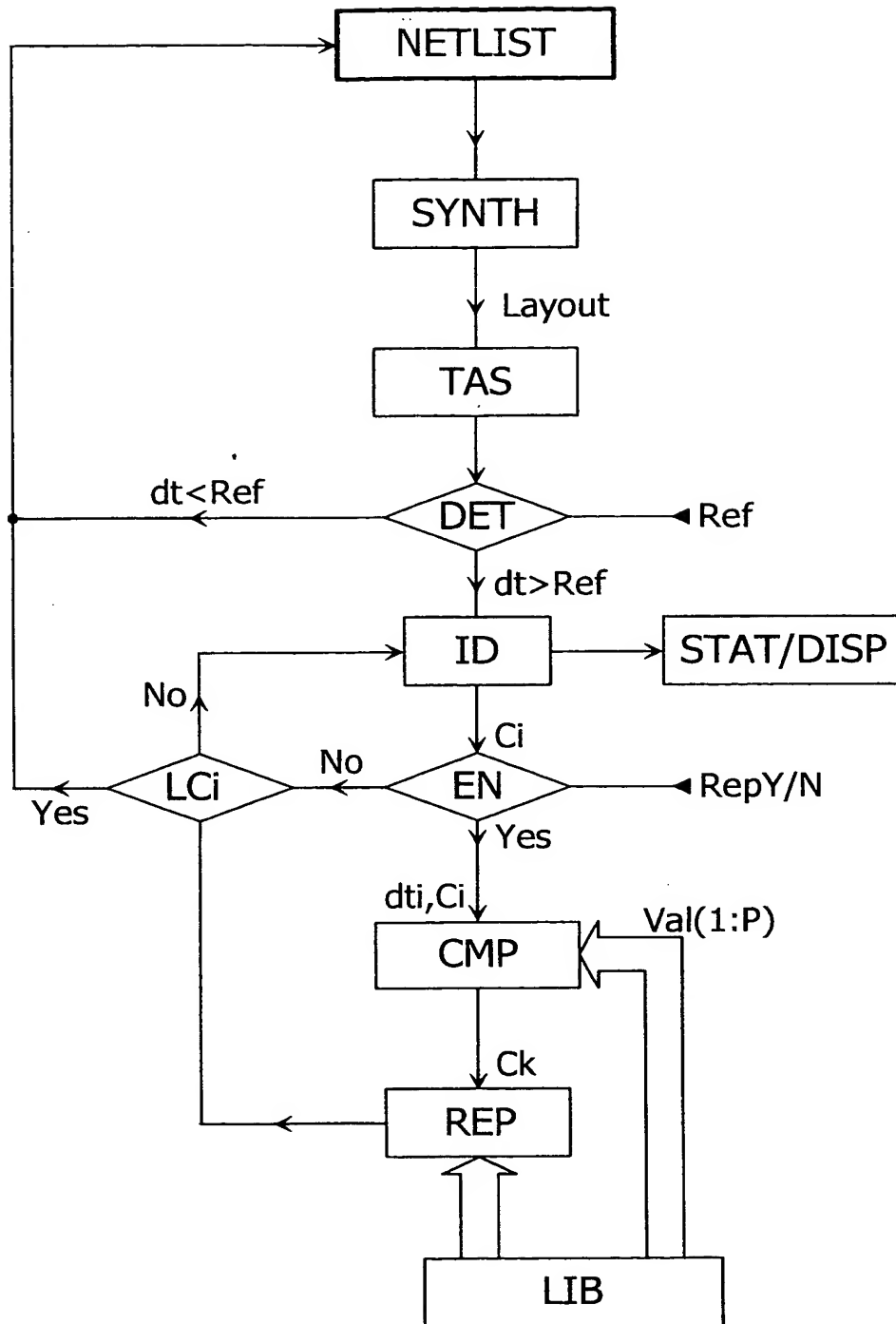


FIG.1

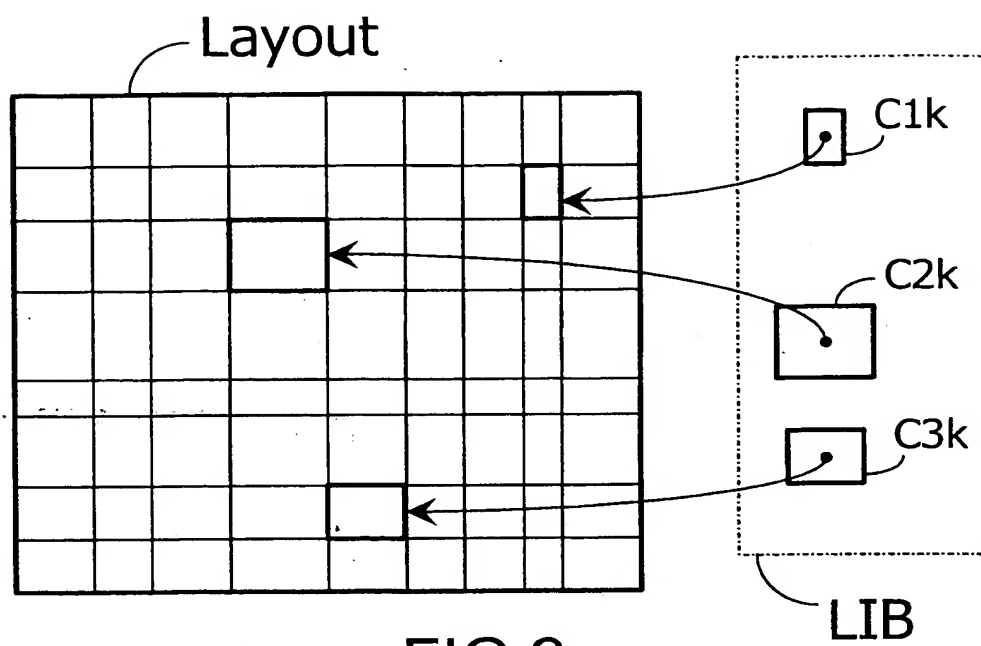


FIG. 2

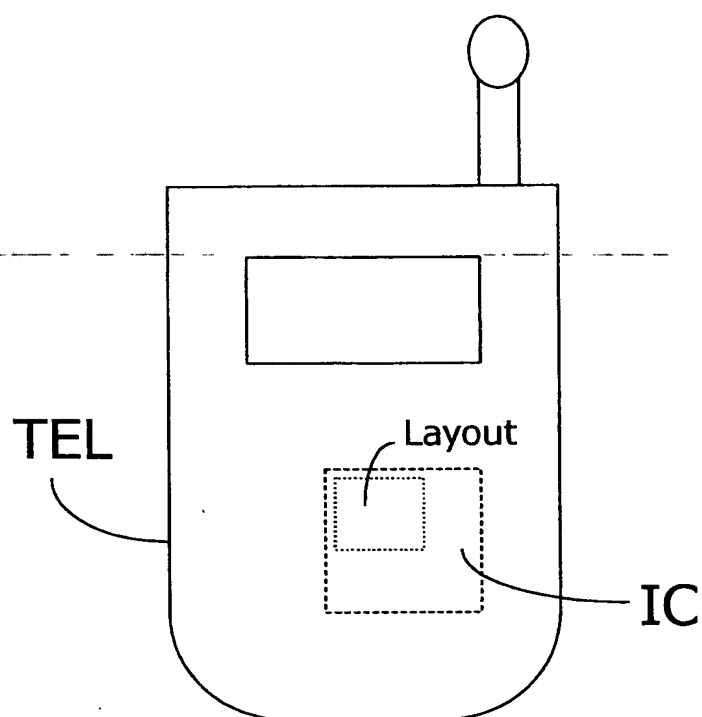


FIG. 3

THIS PAGE BLANK (USPTO)